

PAT-NO: JP02003055761A
DOCUMENT- JP 2003055761 A
IDENTIFIER:
TITLE: SPUTTERING TARGET, PRODUCTION METHOD THEREFOR AND
ELECTRONIC PARTS
PUBN-DATE: February 26, 2003

INVENTOR-INFORMATION:

NAME	COUNTRY
WATANABE, TAKASHI	N/A
ISHIGAMI, TAKASHI	N/A
WATANABE, KOICHI	N/A
SUZUKI, YUKINOBU	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOSHIBA CORP	N/A

APPL-NO: JP2001245275
APPL-DATE: August 13, 2001

INT-CL C23C014/34 , B22F003/10 , B22F003/14 , C01B033/06 ,
(IPC): H01L021/285

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a sputtering target in which particles and abnormal discharge generated on film deposition can be reduced to enable stable film deposition operation, and defects caused by particles, or the like, are reduced to improve the production yield of a semiconductor device, to provide a production method therefor, and to provide electronic parts.

SOLUTION: In the sputtering target, the average composition is expressed by the general formula of MS_x (wherein, M is at least one kind of metal selected from W, Mo, Ta, Ti and Nb and $2 \leq x \leq 4$ is satisfied). The target has a fine mixed structure in which metallic silicides are formed in a chainlike way, and further, an Si phase formed by the bonding of Si grains is discontinuously present on the gaps of the metallic silicides. The sputtering target contains at least either element selected from Au and Ag in the range of 10 to 300 ppm.

COPYRIGHT: (C) 2003, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-55761

(P2003-55761A)

(43) 公開日 平成15年2月26日 (2003. 2. 26)

(51) Int.Cl.	識別記号	F I	テームト* (参考)
C 2 3 C 14/34		C 2 3 C 14/34	A 4 G 0 7 2
B 2 2 F 3/10	1 0 1	B 2 2 F 3/10	1 0 1 4 K 0 1 8
3/14		3/14	D 4 K 0 2 9
C 0 1 B 33/06		C 0 1 B 33/06	4 M 1 0 4
H 0 1 L 21/285		H 0 1 L 21/285	S
審査請求 未請求 請求項の数 9 O L (全 12 頁) 最終頁に続く			

(21) 出願番号 特願2001-245275(P2001-245275)

(22) 出願日 平成13年8月13日 (2001. 8. 13)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 渡辺 高志

神奈川県横浜市磯子区新杉田町8番地 株

式会社東芝横浜事業所内

(72) 発明者 石上 隆

神奈川県横浜市磯子区新杉田町8番地 株

式会社東芝横浜事業所内

(74) 代理人 100078765

弁理士 波多野 久 (外1名)

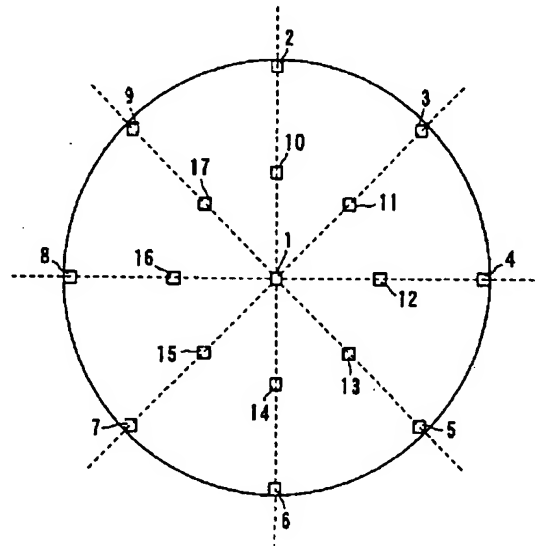
最終頁に続く

(54) 【発明の名称】 スパッタリングターゲット、その製造方法および電子部品

(57) 【要約】

【課題】製膜時に発生するパーティクルおよび異常放電を低減でき安定した成膜操作が可能になる上にパーティクル等による不良を低減し、半導体装置の製造歩留りを改善できるスパッタリングターゲット、その製造方法および電子部品を提供する。

【解決手段】平均組成が一般式 MSi_x (但し、MはW, Mo, Ta, TiおよびNbから選択される少なくとも1種の金属であり、 $2 \leq x \leq 4$ を満足する。) で表わされ、金属シリサイドが連鎖状に形成される一方、Si粒子が結合して形成されたSi相が上記金属シリサイドの隙間に不連続に存在する微細な混合組織を有するスパッタリングターゲットにおいて、このスパッタリングターゲットがAuおよびAgの少なくとも一方を元素を10~300ppmの範囲で含有することを特徴とするスパッタリングターゲットである。



1~17 試料片の採取位置、測定位置

【特許請求の範囲】

【請求項1】 平均組成が一般式 MSi_x （但し、MはW、Mo、Ta、TiおよびNbから選択される少なくとも1種の金属であり、 $2 \leq x \leq 4$ を満足する。）で表わされ、金属シリサイドが連鎖状に形成される一方、Si粒子が結合して形成されたSi相が上記金属シリサイドの隙間に不連続に存在する微細な混合組織を有するスパッタリングターゲットにおいて、このスパッタリングターゲットがAuおよびAgの少なくとも一方を元素を10～300ppmの範囲で含有することを特徴とするスパッタリングターゲット。

【請求項2】 請求項1記載のスパッタリングターゲットにおいて、前記スパッタリングターゲット全体におけるAuおよびAgの少なくとも一方の元素の含有量のばらつきが30%以下であることを特徴とするスパッタリングターゲット。

【請求項3】 請求項1記載のスパッタリングターゲットにおいて、前記スパッタリングターゲットの相対密度が99%以上であることを特徴とするスパッタリングターゲット。

【請求項4】 平均組成が一般式 MSi_x （但し、MはW、Mo、Ta、TiおよびNbから選択される少なくとも1種の金属であり、 $2 \leq x \leq 4$ を満足する。）で表わされ、金属シリサイドが連鎖状に形成される一方、Si粒子が結合して形成されたSi相が上記金属シリサイドの隙間に不連続に存在する微細な混合組織を有し、AuおよびAgの少なくとも一方を元素を10～300ppmの範囲で含有するスパッタリングターゲットの製造方法において、

M金属粉末とシリコン（Si）粉末とを、Si/M原子比で2～4になるように混合して均一な原料混合体を調製する工程と、

得られた原料混合体を加熱して金属シリサイドを合成し仮焼結体を調製する工程と、

得られた仮焼結体を粉砕し、この粉砕粉にAg粉末およびAu粉末の少なくとも一方を10～300ppm添加して均一に混合し、得られた混合体を真空中にて温度1100～1200℃で2～3時間加熱する液相分散化熱処理を行って、添加したAg粉末およびAu粉末を均一に分散させる工程と、

上記混合体を28～40MPaの加圧下において温度1300～1400℃で加熱して緻密化焼結する工程と、を具備することを特徴とするスパッタリングターゲットの製造方法。

【請求項5】 請求項4記載のスパッタリングターゲットの製造方法において、M金属粉末として最大粒径10μm以下の金属粉末を使用するとともに、Si粉末として最大粒径30μm以下のSi粉末を使用することを特徴とするスパッタリングターゲットの製造方法。

【請求項6】 請求項4記載のスパッタリングターゲット

トの製造方法において、前記Ag粉末またはAu粉末として最大粒径20μm以下の粉末を用いることを特徴とするスパッタリングターゲットの製造方法。

【請求項7】 請求項1ないし3のいずれか1記載のスパッタリングターゲットを用いて成膜された薄膜を具備することを特徴とする電子部品。

【請求項8】 請求項7記載の電子部品において、前記薄膜は、電極および/または配線であることを特徴とする電子部品。

【請求項9】 請求項8記載の電子部品において、前記電子部品は半導体装置であることを特徴とする電子部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は金属薄膜を形成するために用いられるスパッタリングターゲット、その製造方法および電子部品に係り、特に成膜時に発生するパーティクルおよび異常放電を低減でき安定した成膜操作が可能になる上にパーティクル等による不良を低減し、半導体装置の製造歩留りを改善できるスパッタリングターゲット、その製造方法および電子部品に関する。

【0002】

【従来の技術】半導体装置の高集積化および高密度化の進展に伴って電極や配線も細長化しているため電気信号の遅延が発生し易い問題が顕在化している。電気信号の遅延は、半導体デバイスにおける高速処理の実現への障害となり、デバイス機能の低下を招くことを意味する。そのため、半導体装置の電極や配線を構成する金属材料としては、より低抵抗な導電材料が希求されている。

【0003】特に半導体装置のゲート電極材としては、抵抗値が低いタングステン（W）やモリブデン（Mo）またはそれらの珪化物（金属シリサイド）が有用である。

【0004】従来から半導体装置の電極あるいは配線用の金属薄膜を形成する方法として、スパッタリング法やCVD（化学的蒸着）法が広く使用されている。特に、スパッタリング法は、CVD法と比較して成膜の量産性、製造コストと成膜の安定性に優れている。このスパッタリング法は、金属シリサイドの円盤状ターゲットにアルゴンイオンを衝突させてターゲット構成金属を放出させ、この放出金属を、ターゲット板に対向したウエハー基板上に薄膜として堆積させる方法である。したがって、スパッタリングで形成したシリサイド薄膜の性質は、ターゲットの特性に大きく左右されることになる。

【0005】上記スパッタリングターゲットの製造方法としては、電子ビーム（EB）によって原材料を溶解して固化させるEB溶解等を利用した溶解法や、原料粉末をホットプレス処理（HP）したり、熱間静水圧（HIP）処理したりして所定形状に緻密化する粉末焼結法などが広く使用されている。

【0006】例えば特開平5-214523号公報では、Si粉末と高融点金属(M)粉末とを、高融点金属に対するSiの原子比(Si/M比)が2~4程度になるように混合した原料混合体を加熱して高融点金属シリサイドを合成する工程と、得られたシリサイド粉末を高真空中で高プレス圧力下で加圧焼結を行い緻密化する工程とを具備する高融点金属シリサイドターゲットの製造方法を開示している。

【0007】この高融点金属シリサイド薄膜の形成に用いられているスパッタリングターゲットには、半導体素子の高集積化および緻密化の進展に伴って、パーティクル(微細な粒子)発生量の低減が強く要求されている。

【0008】これはスパッタリング中にターゲットから発生した0.2~10 μ m前後の非常に微細なパーティクルが堆積中の薄膜に混入し、これが回路配線間のショートや配線のオープン不良などの不具合を招き、その結果、半導体製品の歩留りが大幅に低下するなど深刻な問題となっているためである。

【0009】現在では高融点金属シリサイドから成るスパッタリングターゲットとしては、形成するシリサイド膜の組成の制御が容易である点に着目して、粉末焼結法で製造されたターゲットが一般的に使用されている。すなわち、金属シリサイド製ターゲットは、タングステン、モリブデン等の高融点金属(M)粉末とシリコン(Si)粉末とを反応合成して得た金属シリサイド(以下、「MSi₂」と記す。)とSi粉末とを共にホットプレス(HP)処理あるいは熱間静水圧プレス(HIP)処理して製造されるものが一般的に使用されている。

【0010】

【発明が解決しようとする課題】しかしながら、上記従来のスパッタリングターゲットの製造方法においては、合成されたシリサイド(MSi₂)粉末にSi粉末を所定比率で加えて焼結体を製造しているため、例えば、平均組成がMSi₂、2~3の焼結体では、Si相の占有容積率は約8~25%の範囲となり、MSi₂相の占有率と比較して非常に小さな値となる。したがって、粉砕されて得られたMSi₂粒子の周囲に、くまなくSi相が行き渡るようにターゲット組織を形成することは容易ではない。そのため、MSi₂粒子同士の凝集部が形成されたり、局所的にSi相が偏在するなどの欠陥が多い不均一な組織を有するスパッタリングターゲットが形成され易い。

【0011】また、高融点金属Mの融点の相違もターゲット性能に大きく影響し、スパッタリング特性を低下させる要因になっている。例えば、WSi₂、MoSi₂、TiSi₂、TaSi₂などの金属シリサイド(MSi₂)の融点は、それぞれ2165℃、2030℃、1540℃、2200℃と異なっている。このように融点が大きく異なるMSi₂相と、融点が1414℃

であるSi相とを、その共晶温度直下の温度で加圧焼結しているため、熱的に安定なMSi₂粒子間では焼結が十分に進行せず、MSi₂粒子間の結合力は弱く破壊され易いボア(空孔)が残存してターゲットの緻密化が不十分となる。

【0012】このようなターゲットを用いてスパッタリングを実施すると、スパッタリング時のAr照射エネルギーによりMSi₂粒子間の結合が切れ、ターゲットのスパッタ面から前記欠陥部を起点として破壊が生じ易くなり、破壊した部分が欠落してパーティクルが発生し成膜中に混入する。また、このような欠陥部は局所的な異常放電の原因となり、スパッタリング操作の安定性が阻害される。

【0013】上記のようなパーティクル発生現象および異常放電現象は、特に配線間隔が精細化した高密度集積回路を使用した半導体装置の製品歩留りを大幅に低下させる要因となっており、高集積化および高速化を指向する半導体装置を低コストで製造する場合において解決すべき技術上の課題となっている。

【0014】本発明は上記課題を解決するためになされたものであり、特に成膜時に発生するパーティクルおよび異常放電を低減でき安定した成膜操作が可能になる上にパーティクル等による不良を低減し、半導体装置の製造歩留りを改善できるスパッタリングターゲット、その製造方法および電子部品を提供することを目的とする。

【0015】

【課題を解決するための手段】上記目的を達成するために、本発明者らは高融点金属シリサイド製スパッタリングターゲットを対象として成膜特性の向上および製品歩留りの向上のために種々の解決手段の検討を重ねた。その結果、ターゲット中に銀(Ag)および金(Au)の少なくとも一方の元素を所定の範囲で添加したときに、ターゲットを使用して安定した成膜操作が初めて実現するとともに、パーティクルおよび異常放電の発生が減少し、これらの現象による欠陥発生量が低減され、製品歩留りを大幅に向上させることが可能になるという知見を得た。また、特に上記AgおよびAuの添加量のばらつきを同一ターゲット内で30%以下とすることにより、上記パーティクルの低減効果および異常放電防止効果をさらに高めることが可能になるという知見も得た。本発明はこれらの知見に基づいて完成されたものである。

【0016】すなわち、本発明に係るスパッタリングターゲットは、平均組成が一般式MSi_x(但し、Mはタングステン(W)、モリブデン(Mo)、タンタル(Ta)、チタン(Ti)およびニオブ(Nb)から選択される少なくとも1種の金属であり、2 \leq x \leq 4を満足する。)で表わされ、金属シリサイドが連鎖状に形成される一方、Si粒子が結合して形成されたSi相が上記金属シリサイドの間隙に不連続に存在する微細な混合組織を有するスパッタリングターゲットにおいて、このスパ

ッターリングターゲットがAuおよびAgの少なくとも一方を元素を10~300ppmの範囲で含有することを特徴とする。

【0017】また、上記スパッターリングターゲットにおいて、スパッターリングターゲット全体におけるAuおよびAgの少なくとも一方の元素の含有量のばらつきが30%以下であることが好ましい。さらに、スパッターリングターゲットの相対密度が99%以上であることが望ましい。

【0018】本発明のスパッターリングターゲットにおいては、シリサイドターゲット本体にAgおよびAuから選ばれる少なくとも1種の元素を10~300ppm（質量比）の範囲で含有させている。ここで、AgおよびAuは、周期律表の各種元素の中でも最もスパッターリング率が高く、かつイオン化効率が高い元素であり、これらの元素自体がイオン化してターゲットに戻り、自己維持スパッタする特性を有している。このような特性を有する金属元素（以下、「自己維持放電性元素」という。）をシリサイドターゲット中に適量添加することによって、ターゲット構成成分のイオン化が促進されるため、シリサイドターゲットをスパッターリングする際のプラズマ状態を長時間に亘って安定に維持することが可能となる。

【0019】すなわち、高融点金属シリサイドターゲットから放出されるイオン数が増加するためターゲットが効率良くスパッタされるとともに、異常放電およびパーティクルの発生も減少するため、安定的にスパッタ放電を長時間に亘って安定的に持続させることが可能になる。

【0020】上述したようなAgおよびAuから選ばれる少なくとも1種の元素の含有量は、これらの元素の合計含有量として質量比で10~300ppmの範囲とする。自己維持放電性元素の合計含有量が10ppm未満であると、上記したターゲットの構成成分のイオン化を促進させる効果が得られず、従来品と同様のスパッタ特性を示し、異常放電、パーティクルの発生等の問題が顕著になる。

【0021】一方、自己維持放電性元素の合計含有量が300ppmを超えると、放電自体への悪影響は少ないが、スパッタ膜の膜厚の面内均一性が低下する。すなわち、通常のスパッタ装置における膜厚の面内均一性は5%以下が標準であるが、自己維持放電性元素の合計含有量が300ppmを超えると5%以上、さらには15%近くまで膜厚の面内均一性が低下し、ばらつきを与えてしまう問題が発生する。このようなことから、自己維持放電性元素の合計含有量は300ppm以下とする。

【0022】本発明のスパッターリングターゲットを構成するシリサイド組織中のAgおよびAuの合計含有量は30~200ppmの範囲とすることがより好ましく、さらには50~100ppmの範囲とすることが望まし

い。このような量的範囲で自己維持放電性元素を含有させることによって、スパッタ膜の膜厚の面内均一性とプラズマ状態の安定化効果とを、より良好に両立させることが可能となる。

【0023】さらに、Ag、Auの各元素は、例えばシリサイド膜の比抵抗に対しても影響を及ぼす。シリサイド膜の比抵抗は不純物量が増加するに連れて増大するが、AgおよびAuの合計含有量を適宜に設定することによって、シリサイド膜の比抵抗を所望の範囲に制御することができる。このように、AgやAuの元素を含有するシリサイド膜は、本発明のターゲットをスパッターリングすることにより形成される。例えばシリサイド膜の比抵抗の制御に対しても有効に機能するものである。但し、シリサイド膜中のAgおよびAuの含有量があまり多くなり過ぎると膜の比抵抗が上昇するため、AgおよびAuの含有量は適宜に調整するものとする。

【0024】また、本発明のスパッターリングターゲットにおいて、上記した自己維持放電性元素（Ag、Au）の含有量のばらつきは、ターゲット全体として30%以下とすることが好ましい。なお、ここでいう自己維持放電性元素の含有量のばらつきとは、ターゲット各部におけるAgおよびAuの合計含有量（各元素の微視的な含有量の合計）を比較した場合のばらつきを示すものである。

【0025】このように、ターゲット全体に対するAgおよびAuの合計含有量のばらつきを低く抑えることによって、ターゲット全体として構成成分のイオン化を促進させることができ、プラズマ状態をより一層安定化させることが可能となる。

【0026】さらに、ターゲット全体に対するAgおよびAuの合計含有量のばらつきが大きくなると、スパッタ膜の膜厚の面内均一性が低下するとともに、スパッタ膜中のAgおよびAuの量が局所的に増大し、膜の比抵抗を上昇させるなど膜特性が変化するというおそれがある。このような点からもAgおよびAuの合計含有量は30%以内とすることが好ましい。これら金属元素の合計含有量のばらつきは15%以内とすることがさらに好ましく、より望ましくは10%以内である。

【0027】ここで、本発明のスパッターリングターゲットにおける自己維持放電性元素の含有量（AgおよびAuの合計含有量）は、以下に示す方法により測定された値を示すものとする。

【0028】すなわち、図1に示すように、例えば円板状ターゲットの中心部（位置1）と、中心部を通り円周を均等に分割した4本の直線上で中心から半径の90%の距離だけ離れた位置（位置2~9）および中心から半径50%の距離の位置（位置10~17）とから、それぞれ長さ10mm、幅10mmの試験片を採取する。これら17点の試験片のAg含有量、Au含有量をそれぞれ測定し、これらの測定値を平均した値を、シリサイド

ターゲットのAg含有量、Au含有量とする。自己維持放電性元素の合計含有量は、これら各元素の含有量の平均値を合計した値を示すものである。Ag量、Au量はICP-AES法に基づいて測定する。

【0029】さらに、ターゲット全体の自己維持放電性元素の合計含有量のばらつきは、上記した17点の試験片から求めたAgおよびAuの合計含有量の最大値および最小値から、 $\{(\text{最大値}-\text{最小値})/(\text{最大値}+\text{最小値})\} \times 100(\%)$ の式に基づいて求めた値を示すものとする。

【0030】本発明のスパッタリングターゲットは、上述したようにシリサイドターゲット中にAgおよびAuから選ばれる少なくとも1種の自己維持放電性元素を所定量含有させたことに特徴を有するものであるが、ターゲットを構成する成分の純度レベル(AgおよびAu量を除く純度)をあまり上げ過ぎると、プラズマ状態が不安定になる虞がある。

【0031】このようなことから、本発明のスパッタリングターゲットは、不純物元素としての鉄(Fe)、ニッケル(Ni)、クロム(Cr)、アルミニウム(Al)、ナトリウム(Na)およびカリウム(K)の合計含有量が100ppm以下の高純度材料で構成することが好ましい。言い換えると、Fe、Ni、Cr、Al、NaおよびKの含有量(質量%)の合計量を100%から引いた値 $[100-(\text{Fe}\%+\text{Ni}\%+\text{Cr}\%+\text{Al}\%+\text{Na}\%+\text{K}\%)]$ が99.99~99.999%の範囲の高純度材料を用いることが好ましい。

【0032】上記した不純物元素の合計含有量が100ppmを超えると、得られるシリサイド膜の比抵抗が高くなり過ぎて、例えば配線膜としての特性が低下してしまう。このようなことから、シリサイドターゲット中の不純物元素としてのFe、Ni、Cr、Al、NaおよびKの合計含有量は100ppm以下とすることが好ましい。

【0033】本発明に係るスパッタリングターゲットの製造方法は、平均組成が一般式 MSi_x (但し、MはW、Mo、Ta、TiおよびNbから選択される少なくとも1種の金属であり、 $2 \leq x \leq 4$ を満足する。)で表わされ、金属シリサイドが連鎖状に形成される一方、Si粒子が結合して形成されたSi相が上記金属シリサイドの間に不連続に存在する微細な混合組織を有し、AuおよびAgの少なくとも一方を元素を10~300ppmの範囲で含有するスパッタリングターゲットの製造方法において、M金属粉末とシリコン(Si)粉末とを、Si/M原子比で2~4になるように混合して均一な原料混合体を調製する工程と、得られた原料混合体を加熱して金属シリサイドを合成し仮焼結体を調製する工程と、得られた仮焼結体を粉砕し、この粉砕粉にAg粉末およびAu粉末の少なくとも一方を10~300ppm添加して均一に混合し、得られた混合体を真空中にて

温度1100~1200℃で2~3時間加熱する液相分散化熱処理を行い、添加したAg粉末およびAu粉末を均一に分散させる工程と、上記混合体を28~40MPaの加圧下において温度1300~1400℃で加熱して緻密化焼結する工程と、を具備することを特徴とする。

【0034】ここでターゲットの構成成分となる金属(M)としては、モリブデン(Mo)、タングステン(W)、チタン(Ti)、ハフニウム(Hf)、ニオブ(Nb)、タンタル(Ta)等の、比抵抗の小さい金属シリサイド薄膜の形成が可能な金属が使用されるが、特に、Mo、W、Ta等の高融点金属が好ましい。

【0035】これらの金属は従来の電極配線材と比較して、比抵抗が小さく、高温における耐腐食性が高いため、そのシリサイドを半導体の電極配線に用いると、半導体装置における演算の高速化が可能となり、また半導体製造時における薬品による腐食や高温処理による酸化を受けにくいという利点を有する。

【0036】本発明に係るスパッタリングターゲットの製造方法は、基本的には高融点金属(M)粉末とシリコン(Si)粉末との混合体を加熱して反応合成して得た金属シリサイド粉末をホットプレスなどにより緻密化焼結する各工程から成る。しかしながら、必須の添加元素である自己維持放電性元素としてのAuおよびAgの融点がそれぞれ1064℃および960℃と低いために、これらの元素を添加する時期が重要となる。すなわち、これらの元素を原料粉末の混合段階で添加すると、その後の反応合成工程で発生する反応熱によって揮散してしまう可能性がある。

【0037】そのため本発明の製造方法では、まず一旦、M粉末とSi粉末との原料混合体を加熱してシリサイドを形成した後に、上記自己維持放電性元素としてのAgやAuを添加し、その均質化処理を実施した後にホットプレス法などで緻密化焼結を実施している。

【0038】まず、前記製造方法の第1の工程は、M粉末とSi粉末とを組成がSi/M原子比で2~4になるように配合、混合する工程である。

【0039】このM粉末とSi粉末を混合する工程では、両者の粉末粒径がシリサイド合成により生成する MSi_2 粒径と介在するSiの粒径とに影響を及ぼす。特に微細な混合組織を得るためには、最大粒径10μm以下のM粉末と最大粒径30μm以下のSi粉末を使用することが好ましい。

【0040】ここで組成 MSi_x のX値を2~4の範囲に限定した理由は、X値が2未満になると、形成されたシリサイド膜に大きな引張り応力が発生して基板との密着性が悪くなり剥離し易くなる。一方、X値が4を超えると、膜のシート抵抗が高くなって電極配線膜としては不適当となるためである。

【0041】そして原料M粉末とSi粉末とをSi/M

原子比で2~4に配合し、ボールミルあるいはV形ミキサ等を用いて十分均一に乾式混合する。混合が不均一であると、ターゲットの組織と組成が不均一となって膜特性が劣化するので好ましくない。ここで粉末混合は、酸素汚染を防止するため真空中あるいは不活性ガス雰囲気中で行うことが好ましい。

【0042】次に第2工程として、得られた原料混合体を1000~1200℃に加熱して金属シリサイドを合成し仮焼結体を調製する。MとSiの混合粉末を加熱すると、Siは軟化するとともにMと反応して粒状の金属シリサイド(MSi₂)を形成するため、MとSiが接した部分では、MSi₂の生成熱により局部的に昇温して一層軟化する。そのためMSi₂粒子の表面および周囲にMSi₂化した粒子が凝集し、粒状のMSi₂が連鎖状に結合した状態となり、Si粒子が結合して形成されたSi相が上記金属シリサイドの間隙に不連続に存在する微細な混合組織を有する仮焼結体が得られる。

【0043】次に第3工程として、得られた仮焼結体を粉砕し、この粉砕粉にAg粉末およびAu粉末の少なくとも一方を10~300ppm添加して均一に混合し、得られた混合体を真空中にて温度1100~1200℃で2~3時間加熱する液相分散化熱処理を実施する。

【0044】この液相分散化熱処理(均一化処理)により、Ag成分およびAu成分が液相状態となって粉砕粉周囲に流動化して均一に分散した混合体を得られる。

【0045】上記粉砕粉に添加するAg粉末およびAu粉末としては、より均一分散化を実現するために最大粒径が20μm以下の粉末を使用することが好ましい。

【0046】上記液相分散化熱処理および後述する緻密化焼結における加熱条件についても、前記自己維持放電性元素としてのAgおよびAuの融点がシリサイドの焼結温度に対して低いために厳格に制御する必要がある。

【0047】すなわち本発明では、添加物としてのAgおよびAuを均一に分散させるために温度1100~1200℃で2~3時間加熱する液相分散化熱処理を、本焼結(緻密化焼結)に先立って実施する。この液相分散化熱処理の温度が1100℃未満であると、添加元素(Ag, Au)の均一分散が困難であり、そのまま加圧して焼結すると添加元素が凝集したままの状態で焼結されてしまう。

【0048】一方、処理温度が1200℃を超えると、添加元素が液相分散する前にシリサイド粒子の焼結が進行し、添加元素が組織内に閉じ込められ、いずれも結果的に分散せず凝集してしまうためである。したがって、上記液相分散化熱処理時の温度は、添加元素が液相となって流動し易く、なおかつシリサイド粒子の焼結の進行度が小さい1100~1200度の温度範囲が適切である。

【0049】次に第4工程として、上記混合体を28~40MPaの加圧下において温度1300~1400℃

で加熱して緻密化焼結する工程を実施する。加熱温度はSi成分の融点直下の温度である1300~1400℃の範囲とされる。加熱温度が1300℃未満である場合には、緻密化が不十分となり、相対密度が99%以上のターゲットは得られない。一方、加熱温度が1400℃を超えると、共晶反応が進行して粗大なMSi₂が生成し易くなるとともに、Siが溶融して連続的な組織を有するターゲットになり易い。

【0050】また上記緻密化焼結工程における加圧力が28MPa未満であると、緻密化が不十分となり相対密度が99%以上のターゲットが得にくくなる。一方、加圧力が40MPaを超えるとMSi₂粒子が粗大化して微細な混合組織が得にくくなる。

【0051】上記のような本発明の製造方法を実施することにより、金属シリサイドが連鎖状に形成される一方、Si相が金属シリサイドの間隙に不連続に存在し、かつAg, Auの自己維持放電性元素が均一分散化した微細な混合組織を有するスパッタリングターゲットが得られる。また、上記Ag, Auの含有量のばらつきが30%以下であるターゲットを容易に製造することが可能になる。

【0052】上記構成に係るスパッタリングターゲットおよびその製造方法によれば、連鎖状に形成された金属シリサイドの間隙に珪素相が不連続に存在し、かつAg, Auの自己維持放電性元素が均一分散した微細な混合組織を有するターゲットとしているため、製膜時に発生するパーティクルおよび異常放電を低減でき、安定した成膜操作が可能になる上にパーティクル等による不良を低減し、半導体装置の製造歩留りを大幅に改善できる。

【0053】本発明の電子部品は、本発明のスパッタリングターゲットを用いて成膜された薄膜を具備するものである。前記電子部品の薄膜は、電極および/または配線に用いられるものであり、例えば半導体装置のゲート電極に使用される。これら本発明の薄膜を有するものであれば何ら電子部品については限定されるものではないが、例えば、半導体装置、液晶表示装置等、各種用途に使用することができる。

【0054】

【発明の実施の形態】次に本発明の実施形態について以下の実施例に基づいて具体的に説明する。

【0055】実施例1

高融点金属(M)粉末として最大粒径10μmの高純度W粉末と最大粒径30μm以下のSi粉末とを、Si/M原子比が2.8となるように配合し、高純度Arガスで置換したボールミルで48時間混合して均一な原料混合体を調製した。

【0056】次に、得られた原料混合体を1000~1200℃に加熱してシリサイド合成反応を生起せしめ仮焼結体とした。さらに仮焼結体を96~144時間粉砕

してWシリサイド粉末を得た。この粉末に、最大粒径20 μ m以下のAg粉末を50ppm添加し、ボールミルによって3時間均一に混合して均質化を図った。

【0057】次に得られた混合体を黒鉛製の成形用型に充填し、この成形用型をホットプレス装置に挿入し、真空度 5×10^{-2} Pa以下の真空中において温度1200度で2時間加熱する液相均質化熱処理を実施した。その後、34.3 Mpaの加圧力を作用させた状態で温度1350℃で5時間加熱する緻密化焼結を実施し、円盤状のターゲット焼結体（相対密度99%以上）を製造した。

【0058】得られたターゲット焼結体について図1に示す17箇所の位置より試料片を採取し、その相対密度をアルキメデス法によって測定して平均値を算出する一方、ICP発光分光分析法（装置名：セイコー電子工業株式会社製 SPS-1200A）によりAg含有量を計測し、その含有量のばらつきを調査した。その結果、Ag含有量は添加時と同じく50ppmであり、その含有量のばらつきは20%に抑制することができた。

【0059】さらに上記のように調製したターゲット焼結体を機械研削加工することにより直径127mm×厚さ6mmのスパッタリングターゲットを作製した。このスパッタリングターゲットをスパッタリング装置（ULVAC製SH-550）に装着し、Ar圧力を 2.0×10^{-1} Paとした条件下でスパッタリング操作を実行し、5インチウェハー上に厚さ2000Åのシリサイド膜を堆積させた。

【0060】そして、上記スパッタリング操作中に発生した異常放電回数を測定するとともに、形成したシリサイド膜中に混入したパーティクル数およびシリサイド膜の膜厚のばらつきを計測した。

【0061】なお、異常放電に関しては、マイクロアークモニターを用い、200mV以上の電圧値の発生を一回の異常放電として計測した。またパーティクルに関しては、直径が0.2 μ m以上のパーティクルを対象としてパーティクルカウンターによって計測した。また、膜厚に関しては図1に示すターゲットに対応するウェハー上に設定された17箇所のシリサイド膜の厚さを膜厚計測器（alpha-step2000）を使用して計測し、この膜厚分布から、Ag、Au含有量のばらつきを求める計算式と同様の式に基づいて膜厚のばらつきを算出した。

【0062】その結果、異常放電回数は15回であり、シリサイド膜の膜厚のばらつきは10%であり、直径0.2 μ m以上のパーティクルの混入数は1ウェハー当たり20個に抑制されており、良好なスパッタリング特性が得られることが判明した。

【0063】実施例2

高融点金属（M）粉末として最大粒径10 μ mの高純度Mo粉末と最大粒径30 μ m以下のSi粉末とを、Si

／M原子比が2.7となるように配合し、高純度Arガスで置換したボールミルで48時間混合して均一な原料混合体を調製した。

【0064】次に、得られた原料混合体を1000～1200℃に加熱してシリサイド合成反応を生起せしめ仮焼結体とした。さらに仮焼結体を96～144時間粉碎してMoシリサイド粉末を得た。この粉末に、最大粒径20 μ m以下のAu粉末を100ppm添加し、ボールミルによって3時間均一に混合して均質化を図った。

【0065】次に得られた混合体を黒鉛製の成形用型に充填し、この成形用型をホットプレス装置に挿入し、真空度 5×10^{-2} Pa以下の真空中において温度1100℃で2時間加熱する液相均質化熱処理を実施した。その後、29.4 Mpaの加圧力を作用させた状態で温度1300℃で7時間加熱する緻密化焼結を実施し、円盤状のターゲット焼結体（相対密度99%以上）を製造した。

【0066】得られたターゲット焼結体について図1に示す17箇所の位置より試料片を採取し、その相対密度をアルキメデス法によって測定して平均値を算出する一方、ICP発光分光分析法によりAu含有量を計測し、その含有量のばらつきを調査した。その結果、Au含有量は添加時と同じく100ppmであり、その含有量のばらつきは15%に抑制することができた。

【0067】さらに上記のように調製したターゲット焼結体を機械研削加工することにより直径127mm×厚さ6mmのスパッタリングターゲットを作製した。このスパッタリングターゲットをスパッタリング装置（ULVAC製SH-550）に装着し、Ar圧力を 2.0×10^{-1} Paとした条件下でスパッタリング操作を実行し、5インチウェハー上に厚さ2000Åのシリサイド膜を堆積させた。

【0068】そして、上記スパッタリング操作中に発生した異常放電回数を測定するとともに、形成したシリサイド膜中に混入したパーティクル数およびシリサイド膜の膜厚のばらつきを実施例1と同様にして計測した。その結果、異常放電回数は9回であり、シリサイド膜の膜厚のばらつきは8%であり、直径0.2 μ m以上のパーティクルの混入数は1ウェハー当たり14個に抑制されており、良好なスパッタリング特性が得られることが判明した。

【0069】実施例3

高融点金属（M）粉末として最大粒径10 μ mの高純度Ta粉末と最大粒径30 μ m以下のSi粉末とを、Si／M原子比が2.6となるように配合し、高純度Arガスで置換したボールミルで48時間混合して均一な原料混合体を調製した。

【0070】次に、得られた原料混合体を1000～1200℃に加熱してシリサイド合成反応を生起せしめ仮焼結体とした。さらに仮焼結体を96～144時間粉碎

してTaシリサイド粉末を得た。この粉末に、最大粒径20 μ m以下のAu粉末を200ppm添加し、ボールミルによって3時間均一に混合して均質化を図った。

【0071】次に得られた混合体を黒鉛製の成形用型に充填し、この成形用型をホットプレス装置に挿入し、真空度 5×10^{-2} Pa以下の真空中において温度1150℃で3時間加熱する液相均質化熱処理を実施した。その後34.3Mpaの加圧力を作用させた状態で温度1380℃で5時間加熱する緻密化焼結を実施し、円盤状のターゲット焼結体(相対密度99%以上)を製造した。

【0072】得られたターゲット焼結体について図1に示す17箇所の位置より試料片を採取し、その相対密度をアルキメデス法によって測定して平均値を算出する一方、ICP発光分光分析法によりAu含有量を計測し、その含有量のばらつきを調査した。その結果、Au含有量は添加時と同じく200ppmであり、その含有量のばらつきは10%に抑制することができた。

【0073】さらに上記のように調製したターゲット焼結体を機械研削加工することにより直径127mm×厚さ6mmのスバタリングターゲットを作製した。このスバタリングターゲットをスバタリング装置(ULVAC製SH-550)に装着し、Ar圧力を 2.0×10^{-1} Paとした条件下でスバタリング操作を実行し、5インチウェハー上に厚さ2000Åのシリサイド膜を堆積させた。

【0074】そして、上記スバタリング操作中に発生した異常放電回数を測定するとともに、形成したシリサイド膜中に混入したパーティクル数およびシリサイド膜の膜厚のばらつきを実施例1と同様にして計測した。その結果、異常放電回数は20回であり、シリサイド膜の膜厚のばらつきは18%であり、直径0.2 μ m以上のパーティクルの混入数は1ウェハー当たり25個に抑制されており、良好なスバタリング特性が得られることが判明した。

【0075】実施例4～8

表1に示す通り、ターゲットを構成するM金属の種類、Si/M原子比、AgやAuの添加量、液相均質化熱処理条件を変更した点以外は実施例1と同様の条件で原料粉末の混合、シリサイド合成反応、緻密化焼結を実施してそれぞれ各実施例に係るターゲット焼結体(相対密度99%以上)を製造した。

【0076】各ターゲット焼結体について実施例1と同様にして、添加物としてのAg、Au含有量の分布を測定し、この分布値からAg、Au含有量のばらつきを算出して表1に示す結果を得た。

【0077】また各ターゲット焼結体を機械研削加工して実施例1と同一寸法のスバタリングターゲットを作製し、同様にスバタリング操作を実施した。そして各スバタリング操作中に発生した異常放電回数を測定す

るとともに、形成したシリサイド膜中に混入したパーティクル数およびシリサイド膜厚のばらつきを測定して表1に示す結果を得た。

【0078】比較例1

高融点金属(M)粉末として最大粒径10 μ mの高純度W粉末と最大粒径30 μ m以下のSi粉末とを、Si/M原子比が2.8となるように配合し、高純度Arガスで置換したボールミルで48時間混合して均一な原料混合体を調製した。

【0079】次に、得られた原料混合体を1000～1200℃に加熱してシリサイド合成反応を生じせしめ仮焼結体とした。さらに仮焼結体を96～144時間粉砕してWシリサイド粉末を得た。この粉末に、最大粒径20 μ m以下のAu粉末を1ppmと過少に添加し、ボールミルによって3時間均一に混合して均質化を図った。

【0080】次に得られた混合体を黒鉛製の成形用型に充填し、この成形用型をホットプレス装置に挿入し、真空度 5×10^{-2} Pa以下の真空中において温度1200℃で5時間加熱する液相均質化熱処理を実施した。その後34.3Mpaの加圧力を作用させた状態で温度1350℃で5時間加熱する緻密化焼結を実施し、円盤状のターゲット焼結体を製造した。

【0081】得られたターゲット焼結体について図1に示す17箇所の位置より試料片を採取し、その相対密度をアルキメデス法によって測定して平均値を算出する一方、ICP発光分光分析法によりAu含有量は添加時と同じく1ppmであり、その含有量のばらつきは14%に抑制することができた。

【0082】さらに上記のように調製したターゲット焼結体を機械研削加工することにより直径127mm×厚さ6mmのスバタリングターゲットを作製した。このスバタリングターゲットをスバタリング装置(ULVAC製SH-550)に装着し、Ar圧力を 2.0×10^{-1} Paとした条件下でスバタリング操作を実行し、5インチウェハー上に厚さ2000Åのシリサイド膜を堆積させた。

【0083】そして、上記スバタリング操作中に発生した異常放電回数を測定するとともに、形成したシリサイド膜中に混入したパーティクル数およびシリサイド膜の膜厚のばらつきを実施例1と同様にして計測した。その結果、異常放電回数は75回であり、シリサイド膜の膜厚のばらつきは14%であり、直径0.2 μ m以上のパーティクルの混入数は1ウェハー当たり72個と増加していた。すなわち、比較例1に係るターゲットにおいては、Au含有量が過少であったために、従来のターゲット並みに異常放電の発生頻度が高く、その結果、パーティクルの混入数も多くなることが確認できた。

【0084】比較例2

高融点金属(M)粉末として最大粒径10 μ mの高純度Mo粉末と最大粒径30 μ m以下のSi粉末とを、Si

／M原子比が2.6となるように配合し、高純度Arガスで置換したボールミルで48時間混合して均一な原料混合体を調製した。

【0085】次に、得られた原料混合体を1000～1200℃に加熱してシリサイド合成反応を生起せしめ仮焼結体とした。さらに仮焼結体を96～144時間粉碎してMoシリサイド粉末を得た。この粉末に、最大粒径20μm以下のAg粉末を500ppmと過剰に添加し、ボールミルによって3時間均一に混合して均質化を図った。

【0086】次に得られた混合体を黒鉛製の成形用型に充填し、この成形用型をホットプレス装置に挿入し、真空度 5×10^{-2} Pa以下の真空中において温度1150度で3時間加熱する液相均質化熱処理を実施した。その後、29.4Mpaの加圧力を作用させた状態で温度1300℃で7時間加熱する緻密化焼結を実施し、円盤状のターゲット焼結体を製造した。

【0087】得られたターゲット焼結体について図1に示す17箇所の位置より試料片を採取し、その相対密度をアルキメデス法によって測定して平均値を算出する一方、ICP発光分光分析法によりAg含有量を計測し、その含有量のばらつきを調査した。その結果、Ag含有量は添加時と同じく500ppmであり、その含有量のばらつきは24%に抑制することができた。

【0088】さらに上記のように調製したターゲット焼結体を機械研削加工することにより直径127mm×厚さ6mmのスバタリングターゲットを作製した。このスバタリングターゲットをスバタリング装置(ULVAC製SH-550)に装着し、Ar圧力を 2.0×10^{-1} Paとした条件下でスバタリング操作を実行し、5インチウェハー上に厚さ2000Åのシリサイド膜を堆積させた。

【0089】そして、上記スバタリング操作中に発生した異常放電回数を測定するとともに、形成したシリサイド膜中に混入したパーティクル数およびシリサイド膜の膜厚のばらつきを実施例1と同様にして計測した。その結果、異常放電回数は20回であり、シリサイド膜の膜厚のばらつきは60%であり、直径0.2μm以上のパーティクルの混入数は1ウェハー当たり17個であった。すなわち、比較例2のターゲットにおいては、Ag含有量が過剰であったため、形成したシリサイド膜の膜厚の均一性が著しく低下しており、製膜の歩留りが悪化することが判明した。

【0090】比較例3

高融点金属(M)粉末として最大粒径10μmの高純度Ta粉末と最大粒径30μm以下のSi粉末とを、Si／M原子比が2.6となるように配合し、高純度Arガスで置換したボールミルで48時間混合して均一な原料混合体を調製した。

【0091】次に、得られた原料混合体を1000～1

200℃に加熱してシリサイド合成反応を生起せしめ仮焼結体とした。さらに仮焼結体を96～144時間粉碎してTaシリサイド粉末を得た。この粉末に、最大粒径20μm以下のAg粉末を0.5ppmと過剰に添加し、ボールミルによって3時間均一に混合して均質化を図った。

【0092】次に得られた混合体を黒鉛製の成形用型に充填し、この成形用型をホットプレス装置に挿入し、真空度 5×10^{-2} Pa以下の真空中において温度900度で5時間加熱してAg成分を分散させる液相均質化熱処理を実施した。その後、34.3Mpaの加圧力を作用させた状態で温度1380℃で5時間加熱する緻密化焼結を実施し、円盤状のターゲット焼結体を製造した。

【0093】得られたターゲット焼結体について図1に示す17箇所の位置より試料片を採取し、その相対密度をアルキメデス法によって測定して平均値を算出する一方、ICP発光分光分析法によりAg含有量を計測し、その含有量のばらつきを調査した。その結果、Ag含有量は添加時と同じく0.5ppmであり、その含有量のばらつきは48%であった。すなわち、比較例3に係るターゲットでは、分散化熱処理温度が低く、そのまま焼結したため、Ag成分がターゲット組織内に均一に分散せず、凝集してしまう結果となった。

【0094】さらに上記のように調製したターゲット焼結体を機械研削加工することにより直径127mm×厚さ6mmのスバタリングターゲットを作製した。このスバタリングターゲットをスバタリング装置(ULVAC製SH-550)に装着し、Ar圧力を 2.0×10^{-1} Paとした条件下でスバタリング操作を実行し、5インチウェハー上に厚さ2000Åのシリサイド膜を堆積させた。

【0095】そして、上記スバタリング操作中に発生した異常放電回数を測定するとともに、形成したシリサイド膜中に混入したパーティクル数およびシリサイド膜の膜厚のばらつきを実施例1と同様にして計測した。

【0096】その結果、異常放電回数は102回であり、シリサイド膜の膜厚のばらつきは20%であり、直径0.2μm以上のパーティクルの混入数は1ウェハー当たり95個であった。すなわち、比較例3のターゲットにおいては、Agの含有量が過剰であり、かつそのAg成分の分散度が低い状態であったため、従来のターゲットより異常放電が頻発することになり、その結果、パーティクルの混入数も増加し、安定したスバタリング操作は困難であった。

【0097】比較例4

高融点金属(M)粉末として最大粒径10μmの高純度W粉末と最大粒径30μm以下のSi粉末とを、Si／M原子比が2.8となるように配合し、高純度Arガスで置換したボールミルで48時間混合して均一な原料混合体を調製した。

【0098】次に、得られた原料混合体を1000~1200℃に加熱してシリサイド合成反応を生起せしめ仮焼結体とした。さらに仮焼結体を96~144時間粉碎してWシリサイド粉末を得た。この粉末に、最大粒径20μm以下のAu粉末を450ppmと過剰に添加し、ボールミルによって3時間均一に混合して均質化を図った。

【0099】次に得られた混合体を黒鉛製の成形用型に充填し、この成形用型をホットプレス装置に挿入し、真空度 5×10^{-2} Pa以下の真空中において温度800℃で4時間加熱する液相均質化熱処理を実施した。その後134.3Mpaの加圧力を作用させた状態で温度1350℃で5時間加熱する緻密化焼結を実施し、円盤状のターゲット焼結体を製造した。

【0100】得られたターゲット焼結体について図1に示す17箇所の位置より試料片を採取し、その相対密度をアルキメデス法によって測定して平均値を算出する一方、ICP発光分光分析法によりAu含有量を計測し、その含有量のばらつきを調査した。その結果、Au含有量は添加時と同じく450ppmであったが、その含有量のばらつきは62%と増大した。すなわち、比較例4のターゲットでは、分散化熱処理温度が低い上に、そのまま焼結していたためにAu成分が均一に分散せずに凝集してしまう結果となった。

【0101】さらに上記のように調製したターゲット焼結体を機械研削加工することにより直径127mm×厚さ6mmのスパッタリングターゲットを作製した。このスパッタリングターゲットをスパッタリング装置(ULVAC製SH-550)に装着し、Ar圧力を 2.0×10^{-1} Paとした条件下でスパッタリング操作を実行し、5インチウェハー上に厚さ2000Åのシリサイド膜を堆積させた。

【0102】そして、上記スパッタリング操作中に発生した異常放電回数を測定するとともに、形成したシリサイド膜中に混入したパーティクル数およびシリサイド膜の膜厚のばらつきを実施例1と同様にして計測した。

【0103】その結果、異常放電回数は110回であり、シリサイド膜の膜厚のばらつきは55%であり、直径0.2μm以上のパーティクルの混入数は1ウェハー当たり80個であった。すなわち、比較例4のターゲットにおいては、Au成分の分散度が低いため、従来のターゲットより多くの異常放電が発生し、その結果、パーティクルの混入数も増大した。さらにAu含有量が過大であるため、シリサイド膜の膜厚の均一性が著しく悪化

し、製膜の歩留りが大幅に低下した。

【0104】比較例5

高融点金属(M)粉末として最大粒径10μmの高純度Ti粉末と最大粒径30μm以下のSi粉末とを、Si/M原子比が3.0となるように配合し、高純度Arガスで置換したボールミルで48時間混合して均一な原料混合体を調製した。

【0105】次に、得られた原料混合体を1000~1200℃に加熱してシリサイド合成反応を生起せしめ仮焼結体とした。さらに仮焼結体を96~144時間粉碎してTiシリサイド粉末を得た。この粉末に自己維持放電性元素としてのAuやAgを全く添加しない状態で、そのまま粉碎粉を黒鉛製の成形用型に充填し、この成形用型をホットプレス装置に挿入し、真空度 5×10^{-2} Pa以下の真空中において34.3Mpaの加圧力を作用させた状態で温度1360℃で5時間加熱する緻密化焼結を実施し、円盤状のターゲット焼結体を製造した。

【0106】さらに上記のように調製したターゲット焼結体を機械研削加工することにより直径127mm×厚さ6mmのスパッタリングターゲットを作製した。このスパッタリングターゲットをスパッタリング装置(ULVAC製SH-550)に装着し、Ar圧力を 2.0×10^{-1} Paとした条件下でスパッタリング操作を実行し、5インチウェハー上に厚さ2000Åのシリサイド膜を堆積させた。

【0107】そして、上記スパッタリング操作中に発生した異常放電回数を測定するとともに、形成したシリサイド膜中に混入したパーティクル数およびシリサイド膜の膜厚のばらつきを実施例1と同様にして計測した。

【0108】その結果、異常放電回数は50回であり、シリサイド膜の膜厚のばらつきは9%であり、直径0.2μm以上のパーティクルの混入数は1ウェハー当たり40個であった。すなわち、この比較例5に係るターゲットは、Au、Ag成分を含有しない従来のターゲットに相当し、自己維持放電性元素としてのAu、Agを含有していないため、異常放電が多く、その結果、シリサイド膜へのパーティクル混入量も多くなることが再確認できた。

【0109】上記のように調製した各実施例および比較例に係るスパッタリングターゲットの組成、添加物としてのAg、Au含有量、処理条件、ターゲット特性値をまとめて下記表1に示す。

【0110】

【表1】

試料No.	ターゲット組成		添加物		堆相均質化条件 温度(°C)×時間(h)	添加物濃度ばらつき (%)	異常放電回数 (回)	膜厚ばらつき (%)	≧0.2μmの パーティクル数 (p/w)
	種類	Si/M 原子比	種類	含有量 (ppm)					
実施例1	W-Si	2.8	Ag	50	1200×2	20	15	10	20
実施例2	Mo-Si	2.7	Au	100	1100×2	15	9	8	14
実施例3	Ta-Si	2.6	Au	200	1150×3	10	20	18	25
実施例4	W-Si	3.0	Au	60	1200×2	15	17	20	23
実施例5	W-Si	2.7	Ag+Au	50+50	1200×2	35	25	26	30
実施例6	Ti-Si	2.8	Ag	250	1100×3	17	20	10	15
実施例7	Nb-Si	2.5	Au	70	1150×3	8	10	15	15
実施例8	W-Si	2.8	Ag+Au	20+50	1200×2	40	30	25	20
比較例1	W-Si	2.8	Au	1	1200×5	14	75	14	72
比較例2	Mo-Si	2.6	Ag	500	1150×3	24	20	60	17
比較例3	Ta-Si	2.6	Ag	0.5	900×5	48	102	20	95
比較例4	W-Si	2.8	Au	450	800×4	62	110	55	80
比較例5	Ti-Si	3.0	なし	—	—	—	50	9	40

【0111】上記表1に示す結果から明らかなように、本発明の各実施例および比較例に係るターゲットの特性を比較すると、自己維持放電性元素としてのAg、Auを所定量含有し均一な微細混合組織を有する各実施例のターゲットでは、異常放電回数、膜厚のばらつき、パーティクル混入数が大幅に減少しており、従来より安定したスパッタリング特性を示すことが判明した。また欠陥が少ない安定した製膜操作が可能となるため、半導体装置の電極および配線用の高品質の薄膜を形成する際に極めて有用であり、半導体製品の製造歩留りを大幅に改善できることが判明した。そして、本発明のスパッタリングターゲットを用いて成膜した薄膜を具備する電子部品は信頼性が高いものであった。

【0112】

【発明の効果】以上説明の通り、本発明に係るスパッタリングターゲット、その製造方法および電子部品によれば*

ば、連鎖状に形成された金属シリサイドの間に珪素相が不連続に存在し、かつAg、Auの自己維持放電性元素が均一に分散した微細な混合組織を有するターゲットとしているため、製膜時に発生するパーティクルおよび異常放電を低減でき、安定した成膜操作が可能になる上にパーティクル等による不良を低減し、半導体装置の製造歩留りを大幅に改善でき、信頼性の高い電子部品を提供できる。

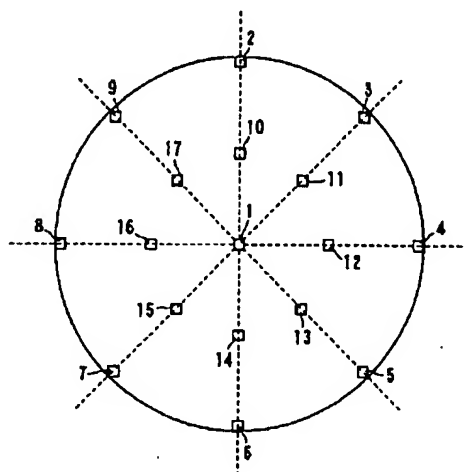
【図面の簡単な説明】

【図1】本発明に係るスパッタリングターゲットおよびそのターゲットを使用して形成したシリサイド膜の特性を測定するための試料片の採取位置および測定位置を示す平面図。

【符号の説明】

1～17 試料片の採取位置、測定位置

【図1】



1～17 試料片の採取位置、測定位置

フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	メモト(参考)
H 0 1 L 21/285	3 0 1	H 0 1 L 21/285	3 0 1 R
(72)発明者 渡邊 光一		Fターム(参考)	4G072 AA21 AA22 BB05 GG01 GG03
神奈川県横浜市磯子区新杉田町8番地 株			HH01 JJ09 MM02 MM26 MM40
式会社東芝横浜事業所内			NN09 NN11 TT01 UU01
(72)発明者 鈴木 幸伸			4K018 AD11 DA11 DA18 EA02 KA29
神奈川県横浜市磯子区新杉田町8番地 株			4K029 BA52 BC03 BD02 CA05 DB05
式会社東芝横浜事業所内			DC09
			4M104 BB24 BB25 BB26 BB27 BB28
			DD40

37719730